

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-219827

(43)Date of publication of application : 01.09.1989

(51)Int.Cl.

G02F 1/133

G09G 3/36

(21)Application number : 63-046068

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.02.1988

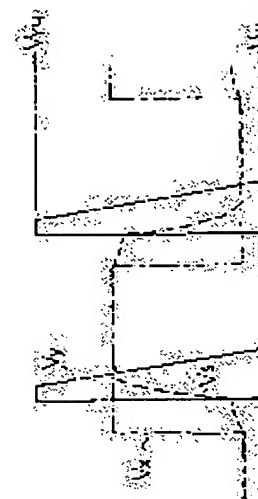
(72)Inventor : MIYAKI HIROAKI

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent a flicker from being generated by varying a scanning signal voltage which is applied to address lines in order abruptly at the time of a change from a holding potential to a write potential and varying the voltage gradually at the time of a change from the write potential to the holding potential.

CONSTITUTION: The potential of an address line is varied abruptly at the time of the change from the holding potential VYL to the write potential VYH, which is held to turn on a thin film transistor (TR), thereby writing a display signal voltage Vx in a liquid crystal cell capacitor and a picture element voltage holding capacitor. Then the potential of the address line is varied from the write potential VYH to the holding potential VYL gradually to turn off the thin film TR gradually. Consequently, the voltage applied to liquid crystal is vertically symmetrical about the potential of the counter electrode and the flicker of image display is precluded.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平1-219827

⑪ Int. Cl.⁴G 02 F 1/133
G 09 G 3/36

識別記号

3 3 2

庁内整理番号

8708-2H
8621-5C

⑬ 公開 平成1年(1989)9月1日

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 アクティブマトリックス形液晶表示装置

⑮ 特 願 昭63-46068

⑯ 出 願 昭63(1988)2月29日

⑰ 発 明 者 宮 木 宏 明 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜
事業所内

⑱ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁理士 須 山 佐 一

明 細 書

1. 発明の名称

アクティブマトリックス形液晶表示装置

2. 特許請求の範囲

(1) 互いに直交する多数のアドレス線と多数の信号線とが形成され、これらの交差箇所にスイッチング素子を有する画素が形成されたアクティブマトリックス形液晶表示装置において、前記アドレス線に順次印加される走査信号電圧が、保持電位から書き込み電位に変化されるとき急峻に変化され、書き込み電位から保持電位に変化されるとき徐々に変化されるようにしたことを特徴とするアクティブマトリックス形液晶表示装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明はアクティブマトリックス形液晶表示装置に関する。

(従来技術)

近年、テレビジョン表示などを指向した多画

素で高密度のアクティブマトリックス形液晶表示装置の開発、実用化が盛んである。

このようなアクティブマトリックス形液晶表示装置としては、第6図および第7図に示すようなものが知られている。

第6図において、アクティブマトリックス形液晶表示装置は、薄膜トランジスタ等からなるアクティブマトリックスアレイを有する。駆動回路としては、アドレス線Yを駆動するアドレス線駆動回路1、信号線Xを駆動する信号線駆動回路2からなる。

第7図にアクティブマトリックスアレイの等価回路を示す。各画素は薄膜トランジスタ3、液晶セル4、信号電圧保持用コンデンサ5から構成されている。各薄膜トランジスタ3の各ゲート端子6はそれぞれアドレス線Y_j、Y_j+1…に接続されており、薄膜トランジスタ3の各ドレイン端子7はそれぞれ信号線X_i、X_i+1…に接続されており、全体でマトリックスを構成している。

このように構成された従来のアクティブマトリ

ックス形液晶表示装置の動作を第4図を用いて説明する。

同図において、実線の波形はアドレス線 Y_j …に供給される走査信号電圧 V_Y 、一点鎖線の波形は信号線 X_i …に供給される表示信号電圧 V_x を表している。また破線の波形は液晶セル4に印加される画素電圧 V_s を表している。走査信号電圧 V_Y は、垂直走査周期 T_f を有し、表示信号電圧 V_x および画素電圧 V_s は垂直走査周期 T_f 毎に極性反転されている。これは液晶表示装置においては、液晶の耐久性等を向上させる目的から交流駆動が不可欠であることによる。

このように走査信号電圧 V_Y 、表示信号電圧 V_x がそれぞれアドレス線 Y 、信号線 X に供給された場合、アドレス線が書き込み電位 V_{YH} となる期間に薄膜トランジスタ3は導通状態となり、この期間に表示信号電圧 V_x が液晶セル4容量および信号電圧保持用コンデンサ5に蓄積され、画素電圧 V_s は表示信号電圧 V_x まで充電される。その後、アドレス線 Y が保持電位 V_{YL} になると、薄膜トラ

する。

上述したような駆動を行うことにより、液晶セル4はスタティック動作が可能となるので、従来の単純マトリックス液晶表示装置と比較して、高いコントラストを得ることができ、高品質の画像表示を行うことができる。

ところで、上述したアクティブマトリックス形液晶表示装置では、薄膜トランジスタ3が遮断状態の期間中、画素電圧 V_s が、一定値に保たれるように構成されているが、実際には、薄膜トランジスタ3が完全に遮断状態となつて、液晶セル4および画素電圧保持用コンデンサ5が信号線 X_i から切離された状態とはならず、信号線 X_i と液晶セル4および画素電圧保持用コンデンサ5は、高抵抗なドレイン7・ソース8間オフ抵抗 R_{off} を通じて接続された状態であると考えられる。

このため画素電圧 V_s は、薄膜トランジスタ3の遮断期間中に一定値に保たれず、実際には第5図に示すように変化する。

第5図に示したように、薄膜トランジスタ3の

ンジスタ3は遮断状態となるが、このとき画素電圧 V_s は、液晶セル4容量 C_{LC} 、信号電圧保持用コンデンサ5容量 C_s 、ゲート6・ソース8間容量 C_{GS} 、ゲート電圧 $V_{YH}-V_{YL}$ によって定まるレベルシフト ΔV_s だけ表示信号電圧 V_x より電圧降下した後、保持状態となる。画素電圧 V_s のレベルシフト ΔV_s は、次式で表される。

$$\Delta V_s = \frac{C_{GS}}{C_{GS} + C_s + C_{LC}} (V_{YH} - V_{YL})$$

そして、保持された画素電圧 V_s は、次フィールドまで一定値に保たれる。次のフィールドにおいても、前フィールドと同様に極性の反転された表示信号電圧 V_x が液晶セル4および信号電圧保持用コンデンサ5に書き込まれ、画素電圧 V_s は表示信号電圧 V_x より ΔV_s だけ電位低下した電圧を保持する。対向電極9の電位 V_{com} は、極性反転される画素電圧 V_s のほぼ中央に設定し、極性反転の正側および負側における液晶セル4に印加される電圧の実効値が非対称とならないように

導通期間 T_{on} は、遮断期間 T_{off} と比較して通常短く選ばれ、たとえばテレビ表示の場合は、 T_{on} がほぼ $63.5\mu\text{sec}$ に対し、 T_{off} がほぼ $16.5\mu\text{sec}$ である。したがって、導通期間 T_{on} における極性反転の正側フィールドと負側フィールドの画素電位 V_s の非対称性は液晶セル4中に注入されている液晶の応答速度から考えて、ほとんど問題とならない。しかし、遮断期間 T_{off} には、画素電圧 V_s は、薄膜トランジスタ3のドレイン7・ソース8間オフ抵抗 R_{off} と液晶セル4容量 C_{LC} および画素電圧保持用コンデンサ5容量 C_s からなる時定数で、表示信号電圧 V_x より ΔV_s だけレベルシフトした電圧から表示信号電圧 V_x に向かってリークを起こし、第5図に示したように高電位フィールドと低電位フィールドで V_s 波形に非対称を生ずる。この画素電位 V_s の非対称性は、液晶の応答速度から考えて無視できるものではなく、高電位フィールドと低電位フィールドにおける液晶の光学応答に非対称性を生じ、結果として両フィールド間で輝度変化を生ずることから、表示画

像を観察した場合にフリッカーとして視認され好ましくなかった。

また、上述のような画素電位 V_s の両フィールドにおける非対称性により、液晶セル4内の液晶には直流電圧が印加されることになり、液晶材料の寿命の面からも問題を生じていた。

さらに、薄膜トランジスタ3のオフ抵抗 R_{off} が十分大きく、遮断期間 T_{off} において画素電位 V_s のリークが無視できるほど少ない場合であっても、多階調表示を行う場合には、次のような問題を生じていた。

すなわち、液晶セル4容量 C_{LC} は液晶セル4に印加される電圧によって変化する。したがって、画素電位のレベルシフト ΔV_s は、前述の式よりわかるように、表示信号電圧 V_x によって異なることとなる。このため、ある表示信号電圧 V_x において、液晶セル4に印加される電圧に非対称がないように対向電極7の電圧 V_{co} を設定してフリッカーを抑えたとしても、これと異なる表示信号電圧によって別の階調を表示するときには、画

素電位のレベルシフト ΔV_s の違いから、高電位フィールドと低電位フィールド間で液晶に印加される電圧に非対称性を生じ、その結果、表示にフリッカーを生ずることがあった。

(発明が解決しようとする課題)

上述したように従来のアクティブマトリックス液晶表示装置では、画像表示においてフリッカーが発生するという課題があった。

本発明は、上述の課題を解決するためのもので、画像表示におけるフリッカーの発生を防止することのできるアクティブマトリックス形液晶表示装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明は、互いに直交する多数のアドレス線と多数の信号線とが形成され、これらの交差箇所にスイッチング素子を有する画素が形成されたアクティブマトリックス形液晶表示装置において、アドレス線に順次印加される走査信号電圧が、保持電位から書き込み電位に変化されるとき急峻に

変化され、書き込み電位から保持電位に変化されるとき徐々に変化されるようにしたものである。

(作用)

本発明では、書き込み直後における表示信号電圧と画素電位のレベル差の少ない液晶駆動を行うので、液晶に印加される電圧は、対向電極電位に対して、上下対称となり、画像表示におけるフリッカーの発生を防止することができる。

(実施例)

以下、本発明の実施例を図面に基いて詳細に説明する。

第1図は本発明の一実施例のアクティブマトリックス形液晶表示装置における駆動波形を説明するための図である。

同図に示すように、走査信号電圧 V_Y は、保持電位 V_{YL} の状態と書き込み電位 V_{YH} の状態とをもつ。

アドレス線 Y の電位は、保持電位 V_{YL} から書き込み電位 V_{YH} への変化が急峻に行われ、その後、書き込み電位 V_{YH} を保ち薄膜トランジスタ3を導

通状態とし、表示信号電圧 V_x が液晶セル容量 C_{LC} および画素電圧保持用コンデンサ5に十分書き込まれる。次に、アドレス線 Y の電位を書き込み電位 V_{YH} から保持電位 V_{YL} への変化を徐々に変化させることにより、薄膜トランジスタ3を導通状態から遮断状態に徐々に変化させる。

したがって、アドレス線 Y の電位を V_{YH} から V_{YL} に徐々に変化させた場合には、薄膜トランジスタ3が完全にオフ状態となる前に、薄膜トランジスタ3のソース8・ドレイン7間抵抗 R_{DS} を通って、信号線 X と信号電圧保持用コンデンサ5および液晶セル4容量 C_s 間で電荷の移動が行われるため、画素電位 V_s のレベルシフト ΔV_s を大幅に小さくすることができ、この結果、保持状態において薄膜トランジスタ3のドレイン7・ソース8間オフ抵抗 R_{off} が十分に大きくとれないことにより、画素電位 V_s が表示信号電圧 V_x 側にリークを起したとしても、液晶に印加される電圧は、対向電極9の電位 V_{co} に対してほぼ対称となる。また、画素電位 V_s のレベルシフト自体を少なく

できることから、表示信号電圧 V_x の振幅によらずに対向電極 9 電位 V_{co} を一意に定めることが可能となり、階調表示を行う場合であっても、表示におけるフリッカの発生を防止することが可能である。

なお、前述の実施例では、走査信号電圧 V_Y が書き込み電位 V_{YH} から保持電位 V_{YL} に一定の変化率で変化する場合を示したが、第 2 図に示すように、走査信号電圧 V_Y を階段状に変化させたり、第 3 図に示すように、走査信号電圧 V_Y を曲線状に変化させた場合にも同様の効果が得られる。

〔発明の効果〕

以上説明したように本発明のアクティブマトリックス形液晶表示装置は、書き込み直後における表示信号電圧と画素電圧のレベル差の少ない液晶駆動を行うので、液晶に印加される電圧は、対向電極電位に対して、上下対称となり、画像表示におけるフリッカの発生を防止することができる。

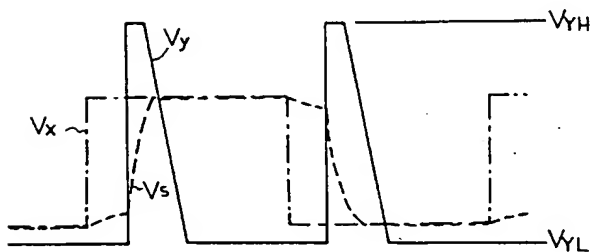
4. 図面の簡単な説明

第 1 図は本発明の一実施例のアクティブマトリ

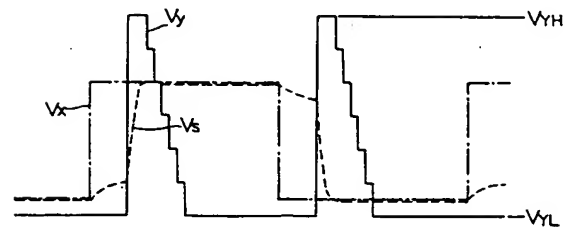
ックス形液晶表示装置における駆動波形を説明するための図、第 2 図および第 3 図は本発明の他の実施例のアクティブマトリックス形液晶表示装置における駆動波形を説明するための図、第 4 図および第 5 図は従来のアクティブマトリックス液晶表示装置の駆動波形を説明するための図、第 6 図は従来のアクティブマトリックス液晶表示装置の構成を説明するための図、第 7 図は第 6 図のアクティブマトリックスアレイの等価回路図である。

1…アドレス線駆動回路、3…薄膜トランジスタ、Y…アドレス線、 V_Y …走査信号電圧、 V_{YH} …書き込み電位、 V_{YL} …保持電位。

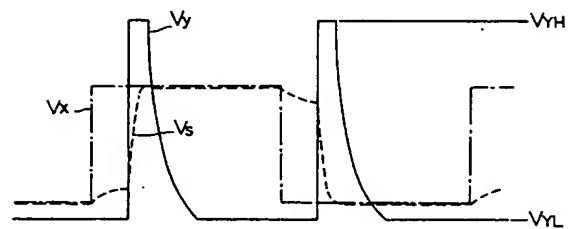
出願人 株式会社 東芝
代理人 弁理士 須山 佐一



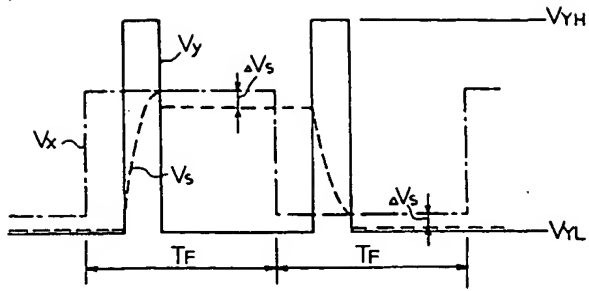
第 1 図



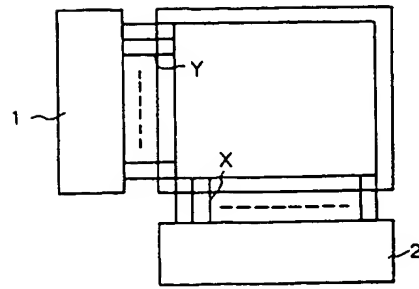
第 2 図



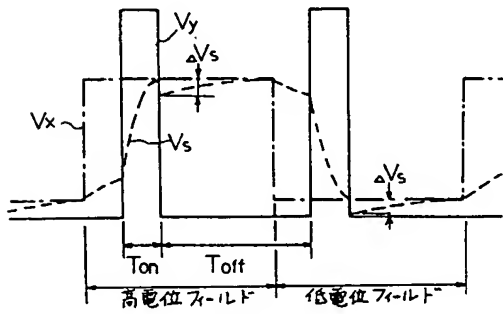
第 3 図



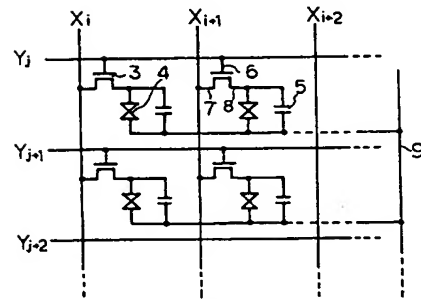
第 4 図



第 6 図



第 5 図



第 7 図